

Diseño de Circuito Secuencial para la Identificación de Cable de Red

T. A. Cortes Aguilar^{#1}, A. Tovar Arriaga^{*2}

[#]Tecnológico Nacional de México: Instituto Tecnológico José Mario Molina Pasquel y Henríquez, Unidad Académica Zapopan, México. Ingeniería Electrónica.

^{*}Tecnológico Nacional de México: Instituto Tecnológico José Mario Molina Pasquel y Henríquez, Unidad Académica Zapopan, México. Ingeniería en Sistemas Computacionales.

¹teth.cortes@zapopan.tecmm.edu.mx, ²adriana.tovar@zapopan.tecmm.edu.mx

Resumen—Los cables de red contruidos con hilos conductores en pares trenzados, son uno de los medios de comunicación más usados en las telecomunicaciones. Sin embargo, muchos de los circuitos y aparatos utilizados para la detección del tipo de cable de red, directo o cruzado, dejan esta tarea en el usuario, lo cual consume mucho tiempo y puede dar lugar a errores de apreciación. Por el contrario, un circuito secuencial, conformado por una memoria y un circuito de lógica combinatoria, basado en el modelo de Mealy, es capaz de realizar la detección de forma automática, agilizando y facilitando el trabajo para el usuario. En este artículo se describe con detalle la metodología para la obtención de las ecuaciones del circuito de lógica combinatoria. La memoria del circuito secuencial se implementó con un flip-flop JK y los resultados de simulación muestran que las ecuaciones de detección del tipo de cable son mutuamente excluyentes, además, el circuito también es capaz de detectar una falla en el cable red.

Palabras clave—Telecomunicaciones, circuitos lógicos.

I. INTRODUCCIÓN

Los cables de red se utilizan en muchos sistemas de telecomunicaciones y en entornos tan distintos como residencias, industrias, vehículos, trenes, barcos, centrales eléctricas, minería y aeronáutica [1]. Es normal que las condiciones operativas y ambientales de algunos entornos, como temperaturas elevadas, alta concentración de humedad y vibraciones muy intensas provoquen anomalías en los cables, afectando la funcionalidad de los sistemas y derivar en algunos casos en eventos catastróficos [2]. El cable de red de par trenzado es el medio de comunicación más usado; por lo que el diseño de sistemas capaces de diagnosticar y predecir la degradación de los cables y conectores tiene gran una importancia práctica [3].

El rendimiento de los cables de red es afectado, para enviar y recibir paquetes de datos, debido a daños en la capa física, por defectos de fabricación, degradación en los conectores RJ45, conexiones incorrectas y cables averiados, provocando retrasos en la transmisión de datos, o incluso la interrupción de las comunicaciones. Por ejemplo, uno de los problemas que presentan los cables se red a causa de su degradación, es la diafonía, que surge debido a la interferencia de señales por el acoplamiento electromagnético entre pares adyacentes de hilos conductores y que es más grave a medida que aumenta

la frecuencia de la señal. La diafonía provoca un tráfico excesivo de paquetes como resultado de la congestión y sobrecarga de datos en la red [4].

A. Tipos de cables de red

En los enlaces de red se utilizan dos tipos de cables. El *cable cruzado* se utiliza para conectar dos aparatos del mismo tipo, por ejemplo, una computadora a otra computadora o un switch a otro switch. Por el contrario, el *cable directo* se utiliza para conectar dos aparatos diferentes, por ejemplo, una computadora y un switch. En un cable directo, la disposición en los extremos está de acuerdo a un solo estándar T-568A ó T568B. Por el contrario, en un cable cruzado, un extremo tiene el estándar T-568A y el otro el extremo tiene el estándar T568B.

B. Trabajos relacionados

Gro & Pizziti [5] construyeron para una empresa de telecomunicaciones, un dispositivo portátil que facilita la identificación del cliente en tiempo real y el tipo de servicio (ISDN *Integrated Service Digital Network*, ADSL *Asynchronous Digital Subscriber Line*, PCM *Pulse-Code Modulation*, TGN *General Telecommunication Network*) activado para una línea de par trenzado. Este dispositivo también realizaba mediciones de voltaje y resistencia, así como coordenadas, de longitud y latitud de acuerdo a los datos generados por un sensor GPS. Sin embargo, este dispositivo no aporta datos sobre averías en el cable.

Lita et al. [6] diseñaron un sistema para probar cables automotrices, utilizando una tarjeta de adquisición de datos NI USB 6212. Desarrollaron una aplicación visual en LabVIEW y a través de una plantilla de conexión definida por el usuario, la aplicación permite probar hasta 9 cables de un mismo conector. La aplicación muestra como resultado si la prueba del cable fue exitosa o no. Los autores mencionan utilizar señales de baja frecuencia o corriente directa y recomiendan ajustar la velocidad de la señal lo más bajo posible, entre 10ms y 1000ms, para evitar interferencias o distorsiones, provocadas por elementos parásitos que se asocian a cables de gran longitud.

Sapkota et al. [7] diseñaron un circuito probador de cables RJ45 construido con un multivibrador astable NE555 que

envía un pulso de reloj de 1 Hz hacia un contador de décadas CD4017B, donde las salidas Q0-Q3 están conectadas a través de una resistencia hacia las terminales 1, 3, 5 y 7 del conector RJ45 mientras que las terminales 2,4, 6 y 8 tienen diodos emisores de luz, LED1 a LED4 conectados a tierra. El otro extremo del cable de red se acopla a un conector con la terminal 1 unida con 2, la 3 con 4, 5 con 6 y 7 con 8. Si el cable de red es de tipo directo los LED encenderán con la secuencia LED1, LED2, LED3, LED4, Si el cable de red es de tipo cruzado, entonces los LED encenderán con la secuencia LED2, LED3, LED1, LED4. Este diseño, además de identificar el tipo de conexión del cable de red, también identifica si el cable no es funcional, en caso de que no encienda uno o varios de los diodos emisores de luz.

Hussin et al. [8] diseñaron un probador de cable RJ45, que utilizaron para identificar cables defectuosos antes o después de la instalación de red, así como, para solucionar problemas durante la instalación. Reportan resultados para cables de 10 a 100 metros de longitud en segmentos de 10 metros. Conectaron las terminales de un conector RJ45 a una tarjeta Arduino uno, que a su vez se conecta por USB con un teléfono móvil. La tarjeta Arduino aplica voltajes en algunas terminales del conector que regresan a la tarjeta a través de otras terminales y generan los códigos alfanuméricos *10325476# y *34501276# que permiten identificar el tipo de conexión directa y cruzada del cable de red, respectivamente. Una aplicación en el teléfono móvil recibe el código y muestra en pantalla el tipo de cable de red y si existe una avería por ruptura del cable o falla por tipo de conexión no identificada. Al igual que en el diseño de Sapkota et al. [7] el otro extremo del cable de red se acopla a un conector con la terminal 1 unida con 2, la 3 con 4, 5 con 6 y 7 con 8.

Sun & Jia [9] diseñaron un probador de cables de telecomunicaciones de múltiples interfaces para conectores DB25, DB15 y DB9 el cual consta de un módulo maestro que utiliza un circuito NE555 y un contador de décadas CD4017 para enviar un sólo pulso en alto a la vez, a través de las terminales de los conectores. En el otro extremo del cable, un módulo esclavo, muestra las señales en cada terminal mediante diodos emisores de luz. Los autores de este trabajo mencionan que la conexión se puede evaluar por la secuencia en el encendido de los diodos emisores de luz y que además la calidad del cable se puede evaluar según la intensidad lumínica del LED. Sin embargo, verificar la continuidad en cada cable, uno por uno, es una tarea difícil y que consume mucho tiempo. Kunaraj et al. [10] proponen simplificar esta tarea para cables RJ45 a través de un dispositivo que denominaron probador multifunción portátil. El cual envía una señal a cada uno de los cables del conector de entrada, usando los circuitos CD4017 y NE555. En el otro extremo, unos diodos emisores de luz permiten identificar visualmente, cual cable está averiado comparando si el LED de salida enciende a la par que el LED de entrada. Este dispositivo, tiene como desventaja principal, que los extremos del cable

se deben conectar al dispositivo, por lo que no puede ser usado fácilmente en cables instalados.

C. Circuito secuencial

Para mejorar la detección de fallas y del tipo de cable de red de manera más rápida. En el presente trabajo, se diseñó un circuito secuencial basado en el modelo de Mealy para la detección de un cable de red directo a partir de la secuencia $x_1 \rightarrow x_2 \rightarrow x_3 \rightarrow x_4$ y un cable de red cruzado a partir de la secuencia $x_1 \rightarrow x_3 \rightarrow x_4 \rightarrow x_2$. Cabe señalar, que un circuito secuencial síncrono está controlado por una señal de reloj y por lo general, la memoria se realiza mediante *flip-flops* disparados por transición o pulsos, Fig. 1.

El modelo de Mealy es un tipo de circuito secuencial, asignado a transiciones, donde las salidas son funciones del estado actual y de las entradas, es decir a los arcos del diagrama de estados, ver Fig. 2 y Fig. 3. Por el contrario, el modelo de Moore, identifica las salidas sólo en términos del estado actual del dispositivo [11]. Esta es la razón, por la cual se decidió usar el modelo de Mealy en lugar del modelo de Moore, en el presente trabajo.

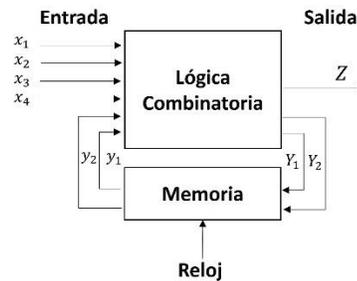


Fig. 1. Modelo de circuito secuencial síncrono.

II. MÉTODO

En esta sección se describe con detalle el procedimiento para el cálculo de las ecuaciones lógicas. El primer paso para el diseño del circuito secuencial, consiste en trazar el diagrama de estado de la Fig. 2, donde la activación de la salida, sólo ocurre cuando se detecta la secuencia $x_1 \rightarrow x_2 \rightarrow x_3 \rightarrow x_4$, para un cable de red directo. En el segundo paso se completa la TABLA II de estados y la TABLA III de transición/salida. Los mapas de estado siguiente para Y_1 de la TABLA IV y Y_2 de la TABLA V se deducen a partir de la TABLA I para el circuito de memoria de tipo *flip-flop* JK.

TABLA I
TABLA DE ENTRADA PARA UN FLIP FLOP JK

Transiciones de estado		Entradas Flip Flop JK	
$Q(t)$	$Q(t + \epsilon)$	J	K
0	0	0	d
0	1	1	d
1	0	d	1
1	1	d	0

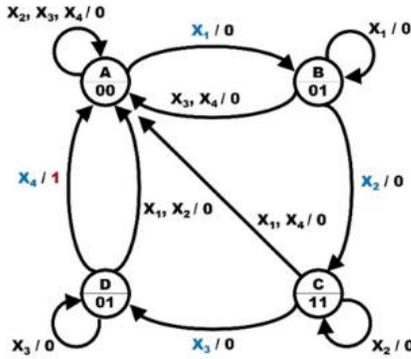


Fig. 2. Diagrama de estados de acuerdo al modelo de Mealy para la detección de cable de red directo.

TABLA II

TABLA DE ESTADOS PARA DETECCIÓN DE CABLE DIRECTO

Estado Actual	X ₁	X ₂	X ₃	X ₄
A	B/0	A/0	A/0	A/0
B	B/0	C/0	A/0	A/0
C	A/0	C/0	D/0	A/0
D	A/0	A/0	D/0	A/1

TABLA III

TABLA DE TRANSICIÓN/SALIDA PARA CABLE DIRECTO

Estado Actual	X ₁	X ₂	X ₃	X ₄
00	01/0	00/0	00/0	00/0
01	01/0	11/0	00/0	00/0
11	00/0	11/0	10/0	00/0
10	00/0	00/0	10/0	00/1

TABLA IV

MAPA DEL ESTADO SIGUIENTE Y₁ PARA CABLE DIRECTO

Y ₁	X ₁	X ₂	X ₃	X ₄
0	0	0	0	0
0	0	1	0	0
1	0	1	1	0
1	0	0	1	0

TABLA V

MAPA DEL ESTADO SIGUIENTE Y₂ PARA CABLE DIRECTO

Y ₂	X ₁	X ₂	X ₃	X ₄
0	1	0	0	0
1	1	1	0	0
1	0	1	0	0
0	0	0	0	0

Después se establecen los mapas de Karnaugh para deducir las ecuaciones lógicas para las entradas de los *flip-flop*. Las cubiertas de los mapas de Karnaugh se establecen sin abarcar más de una columna de entrada. La ecuación lógica (1) es la solución de J₁ al mapa de la TABLA VI. La ecuación lógica (2) es la solución de K₁ al mapa de la TABLA VII.

$$J_1 = \overline{y_1}y_2x_2 \quad (1)$$

$$K_1 = y_1x_1 + y_1\overline{y_2}x_2 + y_1x_4 \quad (2)$$

La ecuación lógica (3) es la solución de J₂ al mapa de la TABLA VIII. La ecuación lógica (4) es la solución de K₂ al mapa de la TABLA IX.

$$J_2 = \overline{y_1}y_2x_1 \quad (3)$$

$$K_2 = y_1x_1 + y_2x_3 + y_2x_4 \quad (4)$$

TABLA VI

MAPA DE KARNAUGH DE J₁ PARA CABLE DIRECTO

y ₁	y ₂	X ₁	X ₂	X ₃	X ₄
0	0	0	0	0	0
0	1	0	1	0	0
1	1	d	d	d	d
1	0	d	d	d	d

TABLA VII

MAPA DE KARNAUGH DE K₁ PARA CABLE DIRECTO

y ₁	y ₂	X ₁	X ₂	X ₃	X ₄
0	0	d	d	d	d
0	1	d	d	d	d
1	1	1	0	0	1
1	0	1	1	0	1

TABLA VIII

MAPA DE KARNAUGH DE J₂ PARA CABLE DIRECTO

y ₁	y ₂	X ₁	X ₂	X ₃	X ₄
0	0	1	0	0	0
0	1	d	d	d	d
1	1	d	d	d	d
1	0	0	0	0	0

TABLA IX

MAPA DE KARNAUGH DE K₂ PARA CABLE DIRECTO

y ₁	y ₂	X ₁	X ₂	X ₃	X ₄
0	0	d	d	d	d
0	1	0	0	1	1
1	1	1	0	1	1
1	0	d	d	d	d

TABLA X

MAPA DE KARNAUGH DE Z_{OD} PARA CABLE DIRECTO

y ₁	y ₂	X ₁	X ₂	X ₃	X ₄
0	0	0	0	0	0
0	1	0	0	0	0
1	1	0	0	0	0
1	0	0	0	0	1

La solución (5) al mapa de Karnaugh de la TABLA X señala la activación de Z_{OD}, cuando el circuito detecta un cable de red directo.

$$Z_{OD} = y_1\overline{y_2}x_4 \quad (5)$$

Para el cable red cruzado se sigue un proceso similar, iniciando con el trazo del diagrama de estado, Fig. 3, para la detección de la secuencia x₁→x₃→x₄→x₂.

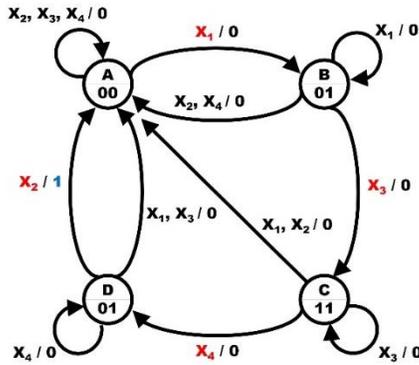


Fig. 3. Diagrama de estados de acuerdo al modelo de Mealy para la detección de cable de red cruzado.

Después de completar la TABLA XI de estados y la TABLA XII de transición/salida. Se establecen los mapas de estado siguiente para Y_3 en la TABLA XIII y Y_4 en la TABLA XIV que se deducen a partir de la TABLA I.

TABLA XI

TABLA DE ESTADOS PARA DETECCIÓN DE CABLE CRUZADO

Estado Actual	X_1	X_2	X_3	X_4
A	B/0	A/0	A/0	A/0
B	B/0	A/0	C/0	A/0
C	A/0	A/0	C/0	D/0
D	A/0	A/1	A/0	D/0

TABLA XII

TABLA DE TRANSICIÓN/SALIDA PARA CABLE CRUZADO

Estado Actual	X_1	X_2	X_3	X_4
00	01/0	00/0	00/0	00/0
01	01/0	00/0	11/0	00/0
11	00/0	00/0	11/0	10/0
10	00/0	00/1	00/0	10/0

TABLA XIII

MAPA DEL ESTADO SIGUIENTE Y_3 PARA CABLE CRUZADO

Y_3	X_1	X_2	X_3	X_4
0	0	0	0	0
0	0	0	1	0
1	0	0	1	1
1	0	0	0	1

TABLA XIV

MAPA DEL ESTADO SIGUIENTE Y_4 PARA CABLE CRUZADO

Y_4	X_1	X_2	X_3	X_4
0	1	0	0	0
1	1	0	1	0
1	0	0	1	0
0	0	0	1	0

La ecuación lógica (6) es la solución de J_3 al mapa de la TABLA XV y la ecuación lógica (7) es la solución de K_3 al mapa de la TABLA VII.

$$J_3 = y_4x_3 \tag{6}$$

$$K_3 = y_3x_1 + y_3x_2 + y_3\bar{y}_4x_3 \tag{7}$$

La ecuación lógica (7) es la solución de J_4 al mapa de la TABLA XVII. La ecuación lógica (9) es la solución de K_4 al mapa de la TABLA XVIII.

$$J_4 = \bar{y}_3\bar{y}_4x_1 \tag{8}$$

$$K_4 = y_4x_2 + y_4x_4 + y_3y_4x_1 \tag{9}$$

TABLA XV

MAPA DE KARNAUGH DE J_3 PARA CABLE CRUZADO

y_3	y_4	X_1	X_2	X_3	X_4
0	0	0	0	0	0
0	1	0	0	1	0
1	1	d	d	d	d
1	0	d	d	d	d

TABLA XVI

MAPA DE KARNAUGH DE K_3 PARA CABLE CRUZADO

y_3	y_4	X_1	X_2	X_3	X_4
0	0	d	d	d	d
0	1	d	d	d	d
1	1	1	1	0	0
1	0	1	1	1	0

TABLA XVII

MAPA DE KARNAUGH DE J_4 PARA CABLE CRUZADO

y_3	y_4	X_1	X_2	X_3	X_4
0	0	1	0	0	0
0	1	d	d	d	d
1	1	d	d	d	d
1	0	0	0	0	0

TABLA XVIII

MAPA DE KARNAUGH DE K_4 PARA CABLE CRUZADO

y_3	y_4	X_1	X_2	X_3	X_4
0	0	d	d	d	d
0	1	0	1	0	1
1	1	1	1	0	1
1	0	d	d	d	d

TABLA XIX

MAPA DE KARNAUGH DE Z PARA CABLE CRUZADO

y_3	y_4	X_1	X_2	X_3	X_4
0	0	0	0	0	0
0	1	0	0	0	0
1	1	0	0	0	0
1	0	0	1	0	0

La solución (10) al mapa de Karnaugh de la TABLA XIX señala la activación de Z_{OC} , cuando el circuito detecta un cable de red cruzado.

$$Z_{OC} = y_3\bar{y}_4x_2 \tag{10}$$

III. RESULTADOS

En la Fig. 4 se muestra el circuito de memoria con los *flip-flops* JK, 1 y 2, y el circuito de lógica combinatoria, diseñado de acuerdo a las ecuaciones (1), (2), (3) y (4), para detección del cable de red directo.

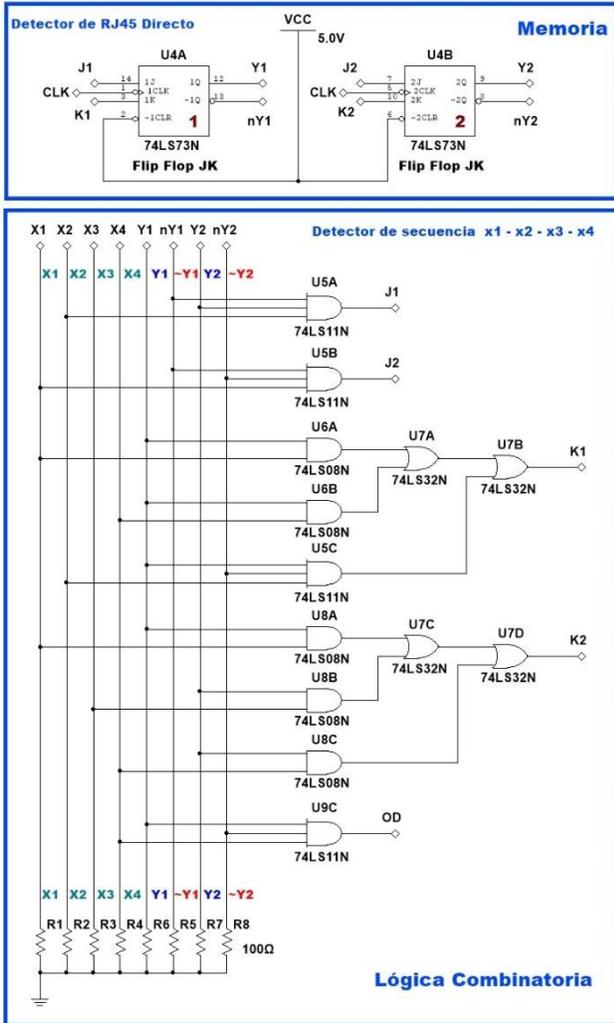


Fig. 4. Circuito de memoria y de lógica combinatoria para la detección de cable de red directo.

En la Fig. 5 se muestra el circuito de memoria con los *flip-flops* JK, 3 y 4, y el circuito de lógica combinatoria, diseñado de acuerdo a las ecuaciones (6), (7), (8) y (9) para la detección del cable de red cruzado. La señal de reloj de los cuatro *flip-flops* JK se diseñó a 20.9 kHz de frecuencia y 60% de ciclo de trabajo, utilizando el integrado LM555 como oscilador estable, ver Fig. 6.

La detección de una falla en el cable de red ocurrirá cuando no se detecte una salida en alto para Z_{OC} ó Z_{OD} , por lo tanto, a través de una compuerta lógica NOR se puede activar un LED para indicar la presencia de una avería en el cable de red.

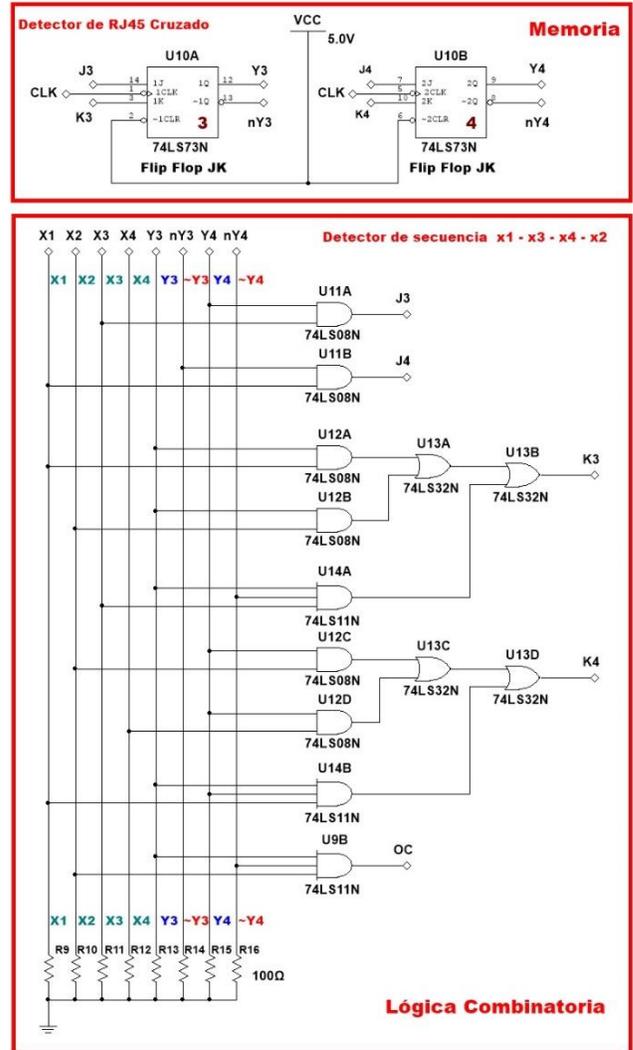


Fig. 5. Circuito de memoria y de lógica combinatoria para la detección de cable de red cruzado.

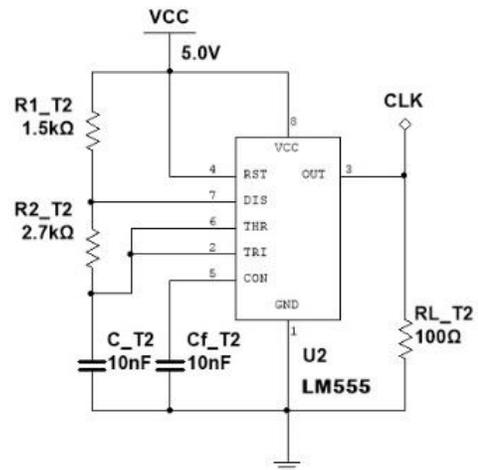


Fig. 6. Diseño del circuito astable para señal de reloj de los *flip-flops*.

D. Simulación

En la Fig. 7 se muestra el circuito secuencial implementado en MULTISIM, para la simulación de la detección del tipo de cable de red. Se utiliza un multivibrador astable de 1 kHz de frecuencia para conmutar el estado de un circuito contador de décadas CD4017, que se usa para generar las señales de entrada X1, X2, X3 y X4 del detector de secuencia. En la Fig. 7 PC representa el conector de

entrada para los 8 hilos de par trenzado y SW representa el conector de salida con la terminal 1 conectada a la 2, 3 a 4, 5 a 6 y 7 a 8. Entre el conector PC y SW se conecta al cable de red. En el circuito si los interruptores S1, S2, S3 y S4 están en la posición NC (*Normally Closed*) se simula un cable de red directo, pero si los interruptores están en la posición NO (*Normally Open*), entonces se simula un cable de red cruzado.

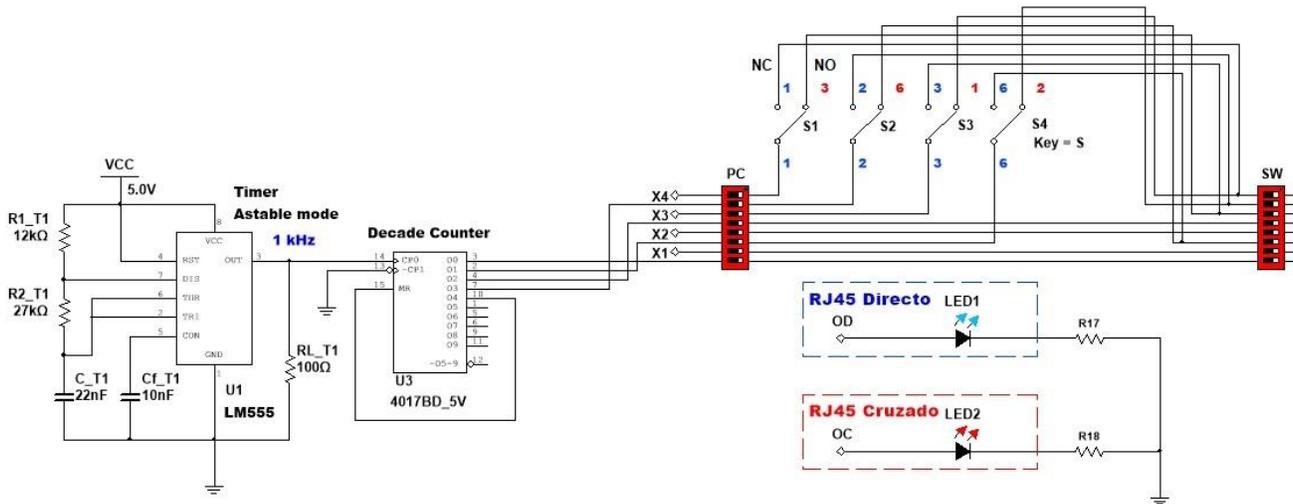


Fig. 7. Circuito de simulación para la prueba de detección del tipo de cable de red.

IV. CONCLUSIONES

En el presente trabajo, se diseñó un circuito secuencial basado en el modelo de Mealy para la detección de un cable de red de tipo directo o de tipo cruzado. Mediante un circuito contador de décadas CD4017 controlado por una señal de reloj, se genera una secuencia $Q0 \rightarrow Q1 \rightarrow Q2 \rightarrow Q3$ que llega a las entradas intercalada de un conector, en el cual se conecta uno de los extremos del cable red. Si el cable es de tipo directo entonces la secuencia de salida es $x1 \rightarrow x2 \rightarrow x3 \rightarrow x4$, pero si el cable de red es de tipo cruzado, entonces la secuencia de salida cambia a $x1 \rightarrow x3 \rightarrow x4 \rightarrow x2$.

A diferencia de otros circuitos y dispositivos relacionados, donde la identificación del tipo de cable, la realiza el usuario observando y siguiendo visualmente la secuencia mediante el encendido de diodos emisores de luz. El circuito secuencial basado en el modelo de Mealy realiza de forma automática la detección del tipo de cable de red, agilizando y facilitando el trabajo para el usuario. Además, si el circuito no identifica el cable, de tipo directo o cruzado, entonces se puede encender un LED indicador que avisa de una falla en el cable de red. Consideramos que no es importante que el circuito indique el hilo de par trenzado donde se localiza la falla, porque en este caso el usuario debe reemplazar el todo el cable o los conectores RJ45.

En el presente artículo se describió la metodología de diseño a partir de los diagramas de estado y mapas de

Karnaugh para la obtención de las ecuaciones lógicas de las entradas de los *flip-flop* JK.

Se simuló el circuito secuencial en MULTISIM, comprobando que los circuitos de memoria y de lógica combinatoria, llevan a cabo de forma automática la detección del tipo de cable de red, de acuerdo a la activación en alto de las ecuaciones lógicas Z_{OC} y Z_{OD} , demostrando que son mutuamente excluyentes.

Como trabajo futuro se considera la implementación física del circuito a través del diseño de una tarjeta de circuito impreso y la programación de las ecuaciones lógicas en un dispositivo PLD (*Programmable Logic Device*) como el GAL22V10. Cabe señalar que el presente trabajo es parte de un proyecto más amplio, donde se abordan otras problemáticas de los cables y conectores de red.

AGRADECIMIENTOS

Agradecemos a la Unidad Académica Zapopan del Instituto Tecnológico José Mario Molina Pasquel y Henríquez (TecMM) y al Tecnológico Nacional de México (TecNM) por el apoyo recibido para la realización del presente proyecto.

REFERENCIAS

[1] G. Shirkoohi, "Modelling and simulation of fault detection in Shielded Twisted Pair cables," *IEEE Int. Conference on*

- Industrial Technology (ICIT)*, Taipei, Taiwan, 2016, pp. 1039-1044. <https://doi.org/10.1109/ICIT.2016.7474897>
- [2] W. Ben Hasan, and M. Kafal, "A Damaged Twisted Pair Cable Modeling for Fault Detection and Characterization using OMTDR and Particle Swarm Algorithm," *Sensors & Transducers*, vol. 236(8), pp. 7-15, 2019. [En línea] Disponible en: www.sensorsportal.com/HTML/DIGEST/P_3100.htm
- [3] D. Grzechca, D. Zieliński, and W. Filipowski, "What Is the Effect of Outer Jacket Degradation on the Communication Parameters? A Case Study of the Twisted Pair Cable Applied in the Railway Industry," *Energies*, vol. 14(4), pp. 972, 2021. <https://doi.org/10.3390/en14040972>
- [4] A. A. Zúñiga, A. Baleia, J. Fernandes, and P. J. D. C. Branco. "Classical Failure Modes and Effects Analysis in the Context of Smart Grid Cyber-Physical Systems," *Energies*, vol. 13(5), pp. 1215, 2020. <https://doi.org/10.3390/en13051215>
- [5] F. Gro, and F. Pizzuti. "Tester pen to analyze twisted pairs". *International telecommunications energy conference*, Orlando, Florida, USA, pp. 1-4, 2010, <https://doi.org/10.1109/INTLEC.2010.5525687>
- [6] A. I. Lita, D. A. Visan, L. M. Ionescu, and A. G. Mazare. "Automated Testing System for Cable Assemblies Used in Automotive Industry," *2018 IEEE 24th International Symposium for Design and Technology in Electronic Packaging (SIITME)*, Iasi, Romania, 2018, pp. 276-279, <https://doi.org/10.1109/SIITME.2018.8599232>
- [7] K. Sapkota, K. K. Chaudhary, R. P. Paudel, and J. Karki, "Electronics Tester," *1st KEC Conference Proceedings*, Lalitpur, Nepal. 2018, pp. 43-47.
- [8] Z. M. Hussin, M. R. Amit, L. A. Tiron, M. R. Abdul Razak, and S. Mohammad. "Automated portable RJ45 tester system," *AIP Conference Proceedings*, vol. 2129(1), pp. 020107, 2019. <https://doi.org/10.1063/1.5118115>
- [9] H. Sun, and C. Jia, "Design of a Multi-interface Telecommunication Cable Tester," *International Conference on Intelligent Transportation, Big Data & Smart City (ICITBS)*, Changsha, China, 2019, pp. 188-190, <https://doi.org/10.1109/ICITBS.2019.00051>
- [10] A. Kunaraj, J. Mathavan, and K. G. D. R. Jayasekara, "Portable Multifunction Tester Design to Check the Continuity of Wires and to Measure the Electrical Parameters". In: A.P. Pandian, R. Palanisamy, K. Ntalianis, K. (eds) *Proceedings of International Conference on Intelligent Computing, Information and Control Systems. Advances in Intelligent Systems and Computing*, vol. 1272. Springer, Singapore. 2021, https://doi.org/10.1007/978-981-15-8443-5_73
- [11] V. P. Nelson, H. T. Nagle, B. D. Carroll y J. D. Irwin. *Análisis y diseño de circuitos lógicos digitales*. Prentice Hall, 1996.